



VF-Ti60F100 SOM介绍

深圳市奥唯思科技有限公司



CONTENTS

目录

01

易灵思FPGA开发板介绍

02

Ti60F100S3F2芯片介绍

03

VF-Ti60F100核心板介绍

04

VF-Ti60F100工程/场景介绍

05

更多产品图片



<https://www.szovs.com>

深圳市奥唯思科技有限公司

SHENZHEN OVS TECHNOLOGY CO.,LTD

深圳市奥唯思科技有限公司（深圳奥唯思 / SZOVS）成立于2021年，公司位于深圳南山睿园，专注于**摄像头采集**、**图形显示方案**、**ISP图像处理**、以及**FPGA硬件算法加速**，致力于为客户提供可快速量产、高性价比、可灵活拓展的图像解决方案。



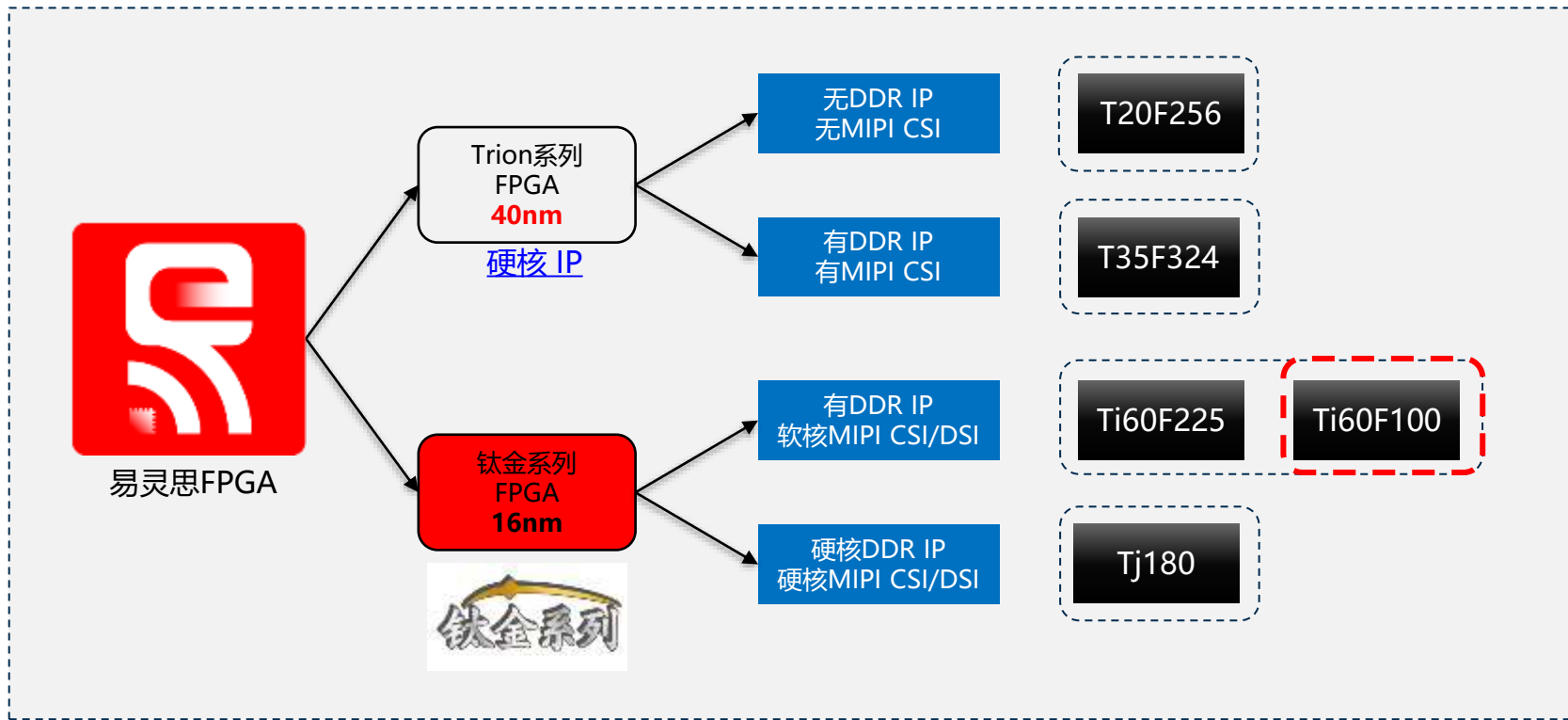
易灵思认证 第三方Partner

01

PART



易灵思FPGA开发板介绍





VF-Ti60F225
易灵思**钛金**FPGA开发板



VF-T35F324
易灵思**Trion**FPGA开发板



VF-T20F256
易灵思**入门**FPGA开发板



VF-Ti60F100
易灵思**超小**低功耗60K模块

型号	系列	资源	存储	DVP 相机	MIPI 相机	图像 接口	通信接口	特性描述
VF-Ti60F225	钛金	60K	DDR3	√	√	HDMI, LVDS, MIPI CSI/DSI	UART USB2.0卡	-易灵思钛金16nm FPGA -低功耗高速MIPI开发
VF-T35F324	Trion	35K	DDR3	√	√	HDMI, LVDS MIPI CSI	UART USB2.0卡	-易灵思钛金40nm FPGA -低功耗高速MIPI开发
VF-T20F256	Trion	20K	SDRAM	√		RGB HDMI子卡	UART USB2.0卡	-入门级FPGA开发板 -集成FPGA下载器
VF-Ti60F100	钛金	60K	HyperRAM 合封256M		√	MIPI CSI/DSI HDMI	UART	-15*15mm拇指核心板 -60K合封256M内存MIPI应用

02

PART



Ti60F100S3F2芯片介绍



Features	Ti35	Ti60	Ti90	Ti120	Ti180	Ti240	Ti375
Logic Elements (LEs)	36,176	62,016	92,534	123,379	176,256	236,888	370,137
10K BRAM (M bits)	1.53	2.62	6.88	9.18	13.11	19.37	27.53
DSP	93	160	336	448	640	946	1,344
PLLs	4	4	8	8	8	12	12
Maximum GPIO	163	163	258	258	258	350	350
LPDDR4/4x 3733Mbps	-	-	x32	x32	x32	2 x32	2 x32
MIPI-2.5G DPHY	-	-	4 Rx + 4 Tx	4 Rx + 4 Tx	4 Rx + 4 Tx	2 Rx + 2 Tx	2 Rx + 2 Tx
Serdes	-	-	8@16Gbps	8@16Gbps	12@16Gbps	16@16Gbps	16@16Gbps

Table 1: Ti60 FPGA Resources

Ti60 = MIPI Ctrl软核+PHY硬核

Logic Elements (LEs)	eXchangeable Logic and Routing (XLR) Cells		Global Clock and Control Signals	Embedded Memory (Mbits)	Embedded Memory Blocks (10 Kbits)	Embedded DSP Blocks
	Total	SRL8 ⁽²⁾				
62,016	60,800	14,720	Up to 32	2.6	256	160

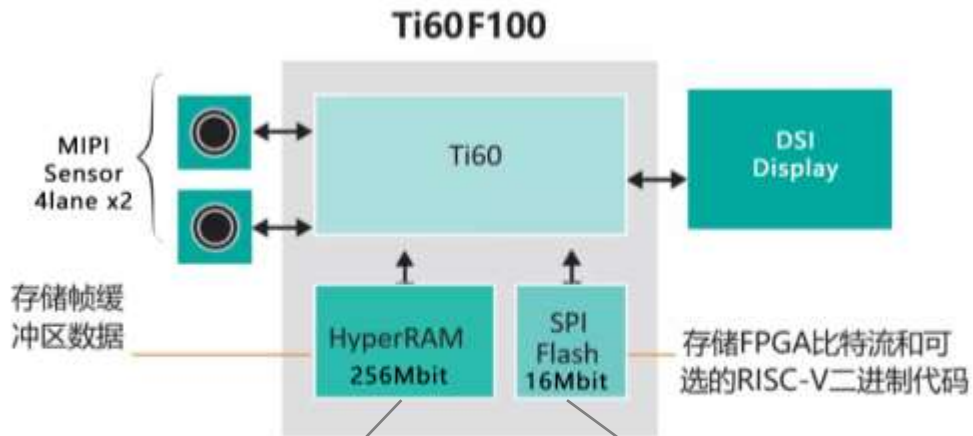


Figure 37: HyperRAM Block Diagram

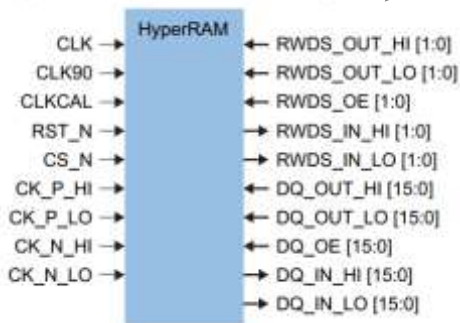
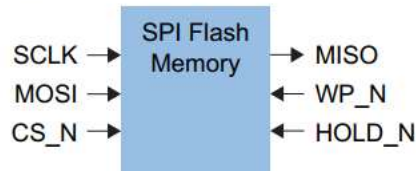


Figure 36: SPI Flash Memory Block Diagram



03

PART

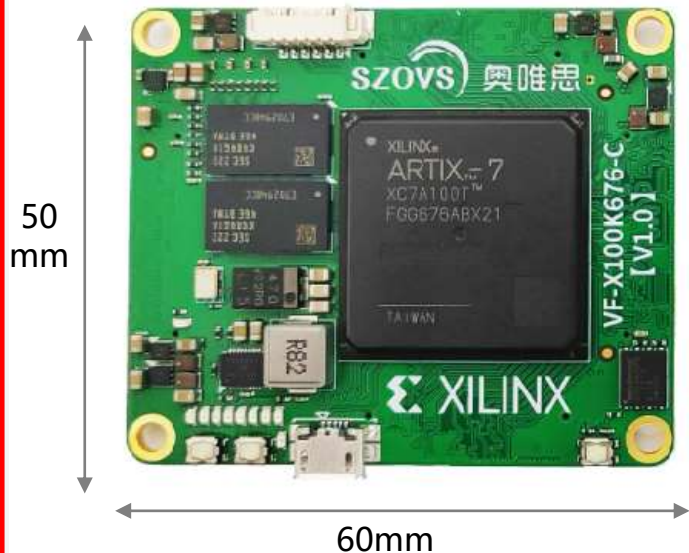


VF-Ti60F100核心板介绍

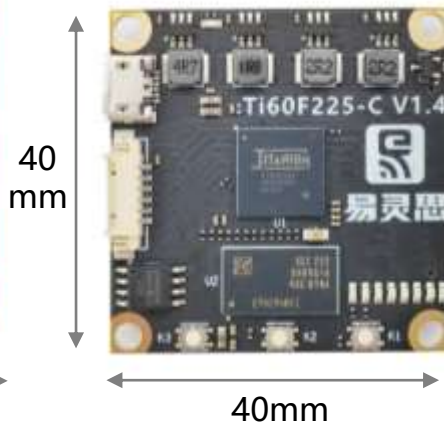


VF-Ti60F100 拇指板尺寸

Xilinx Artix-7
100K FPGA模块

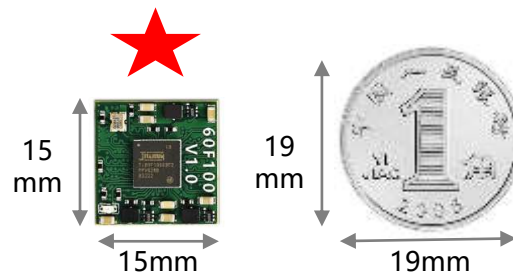


易灵思 钛金
60K FPGA模块



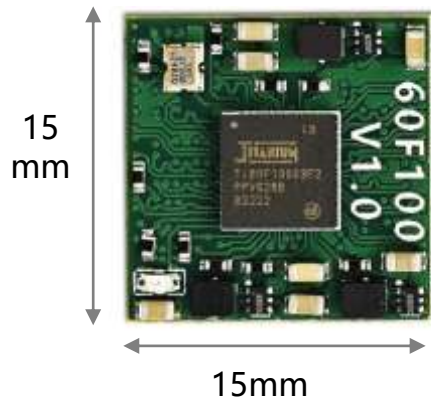
全网最小的60K FPGA SOM

易灵思 钛金
60K FPGA核心板





VF-Ti60F100 参数描述



参数	描述
供应商	奥唯思 科技
核心板型号	VF-Ti60F100核心板
FPGA厂家	易灵思 (国产FPGA) 钛金系列
FPGA型号	Ti60F100S3F2
FPGA资源	60K 逻辑单元, 集成DDR3/MIPI软核, 160个DSP
合封RAM	FPGA片内合封256Mbit HyperRAM (W958D6NW)
合封FLASH	FPGA片内16Mbit SPI FLASH (P25Q16)
PCB工艺	6层 1.6/1.2mm 沉金 绿色
核心板外设	1个测试LED
B2B接口	广濂板对板连接器: BM24-50DP/2-0.35V(51), 防呆设计
JTAG接口	B2B接口扇出, 用户底板设计接口
供电	<ul style="list-style-type: none">• B2B输入单电压5.0V\供电• B2B输出核心板1.8V Bank电压• B2B输出核心板1.2V Bank电压

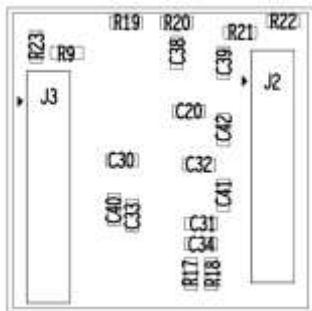


VF-Ti60F100 B2B接口定义



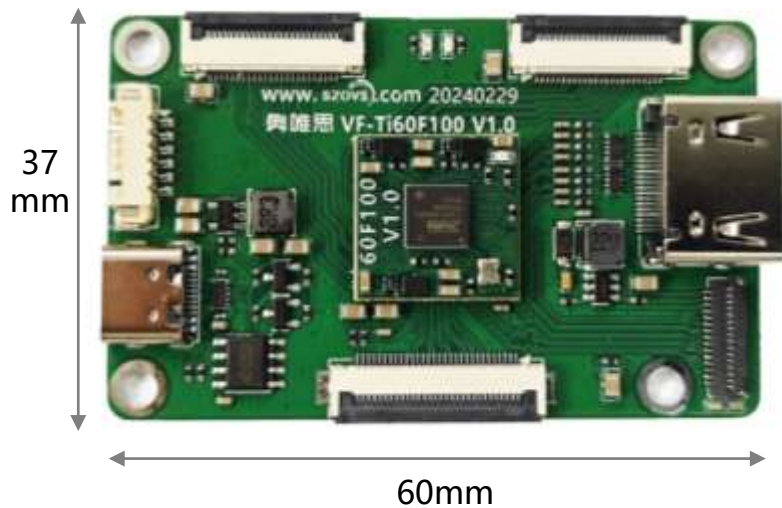
J3

J2



定义	J3编号	定义
TMS	1	TDO
TDI	3	TCK
CRESET_N	5	6
GND	7	8
GPIOL_P_01_SSN	9	10
GPIOL_N_01_CCK	11	12
GND	13	14
GPIOL_P_03_CDI0	15	16
GPIOL_N_03_CDI1	17	18
GND	19	20
GPIOL_P_06	21	22
GPIOL_N_06	23	24
GND	25	26
GPIOL_P_10_CLK3_P	27	28
GPIOL_N_10_CLK3_N	29	30
GND	31	32
GPIOL_P_09_CLK2_P	33	34
GPIOL_N_09_CLK2_N	35	36
GND	37	38
GPIOL_P_12	39	40
GPIOL_N_12	41	42
GND	43	44
GPIOL_P_15_NSTATUS	45	46
GPIOL_N_15_TEST_N	47	48
GND	49	50
VDD1V8	51	52
VDD1V2	53	54

定义	J2编号	定义
GND	1	2
GPIOR_P_00_PLLIN0	3	4
GPIOR_N_00_CDI22	5	6
GPIOR_P_03_CDI26	7	8
GPIOR_N_03_CDI27	9	10
GND	11	12
GPIOR_P_05_CDI30	13	14
GPIOR_N_05_CDI31	15	16
VDDIO3B	17	18
VDDIO3B	19	20
GND	21	22
GPIOR_P_07	23	24
GPIOR_N_07	25	26
VDDIO3A	27	28
VDDIO3A	29	30
GND	31	32
GPIOR_P_11_CLK8_P	33	34
GPIOR_N_11_CLK8_N	35	36
GND	37	38
GPIOR_P_13	39	40
GPIOR_N_13	41	42
GND	43	44
GPIOR_P_10_CLK9_P	45	46
GPIOR_N_10_CLK9_N	47	48
GND	49	50
GND	51	52
VDD5V	53	54



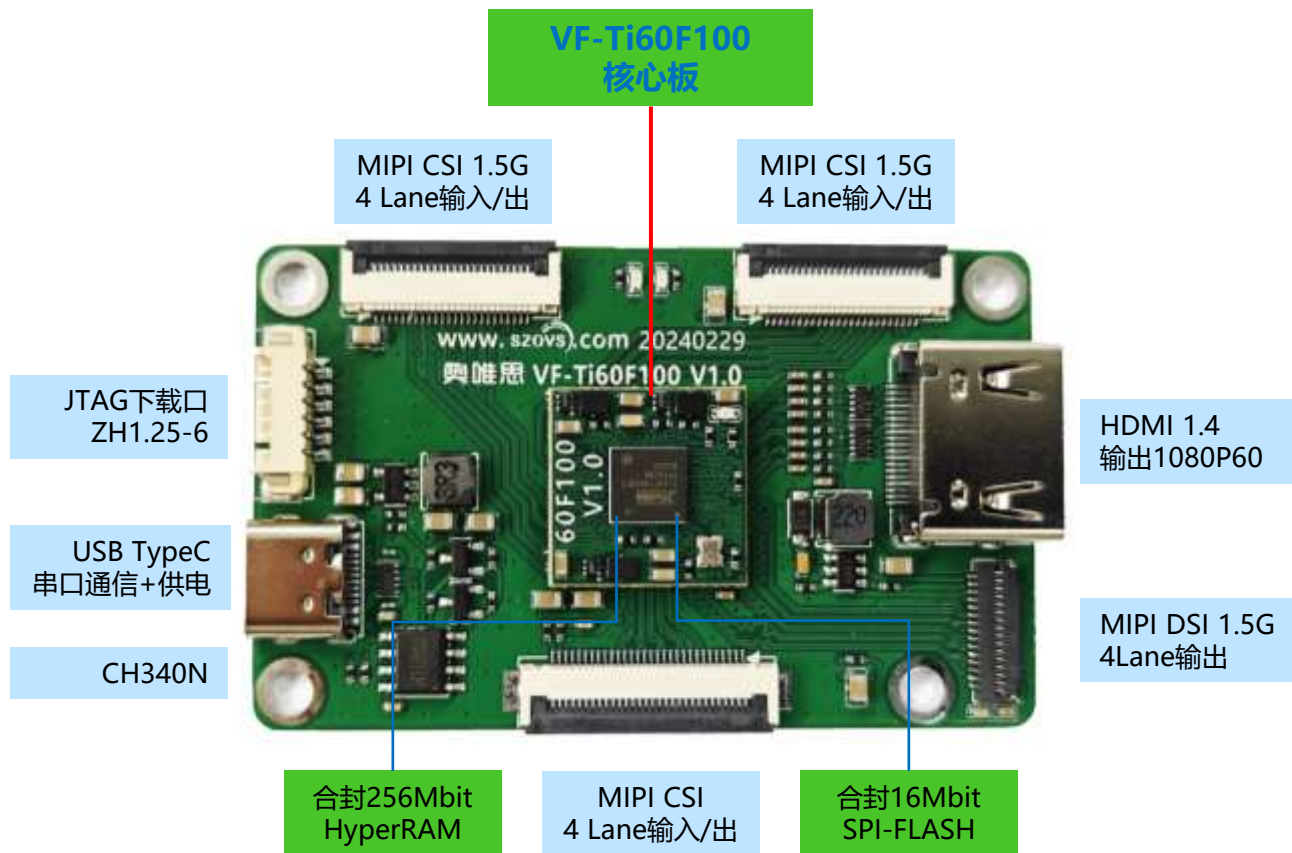
参数	描述
供应商	奥唯思 科技
核心板型号	VF-Ti60F100开发板
FPGA厂家	易灵思 (国产FPGA) 钛金 (Titanium) 系列
FPGA型号	Ti60F100S3F2
FPGA资源	<ul style="list-style-type: none">• 60K 逻辑单元, 集成DDR3/MIPI软核, 160个DSP• FPGA合封256Mbit HyperRAM• FPGA合封16Mbit SPI FLASH
PCB工艺	4层 1.6mm 沉金 绿色
底板外设	<ul style="list-style-type: none">• 1个ZH1.25-6 JTAG下载口• 1个测试LED (复用SPI-FLASH SSN)• 1个TypeC USB串口• 2个MIPI 4lane CSI输入 (对接奥唯思所有MIPI Sensor)• 1个MIPI 4lane CSI输出 (未来对接RK)• 1个MIPI 4lane DSI输出 (对接奥唯思VD-MIPI-7inch)• 1个HDMI 1.4显示接口
JTAG接口	B2B接口扇出, 用户底板设计接口
供电	USB TypeC供电

04

PART



VF-Ti60F100 工程&场景介绍





序号	工程名	设计描述
0	00_Ti60F100_FLASH_Loader	VF-Ti60F100 SPI-FLASH桥接工程 (仅固化用bit)
1	01_Ti60F100_LED_Test	板载LED测试工程 (核心板)
2	02_Ti60F100_UART_Test	板载UART串口测试工程 (核心板)
3	03_Ti60F100_HDMI_1080P_Test	基于LVDS模拟的HDMI 1080P60显示工程
4	04_Hyper_HDMI_1080P_Test	基于HyperRAM读写的HDMI 1080P70测试工程
5	05_Ti60F100_DSI_1024600_Test	基于MIPI DSI的1024*600 LCD驱动显示工程
6	06_Ti60F100_SC2210_HDMI_1080P	基于SC2210的MIPI CSI采集+HDMI 1080P显示工程
7	07_Ti60F100_SC2210_DSI_1024600	基于SC2210的MIPI CSI采集+DSI 1024*600显示工程



SC2210
1080P60彩色
MIPI 4lane CSI



VF-Ti60F100
FPGA主板



对接RK CSI
未来预留

MIPI 7寸DSI屏
1024*600



HDMI
1080P60显示



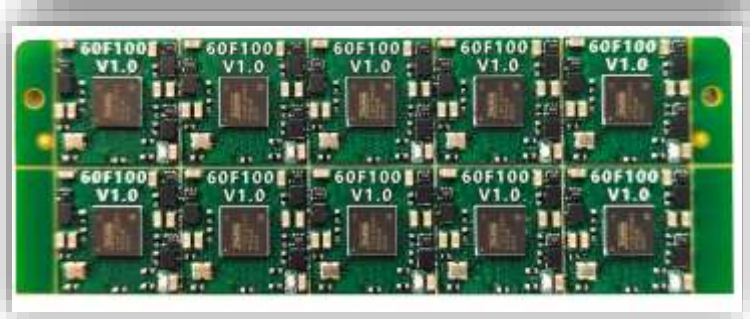
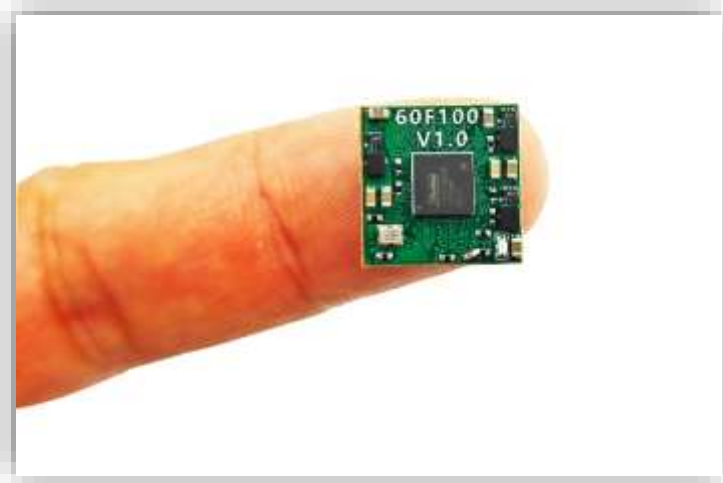
场景描述	电压	电流	功耗
<ul style="list-style-type: none">● SC2210模组1080P60采集● FPGA合封HyperRAM实时缓存● 实时1080P Bayer转RGB● HDMI 1080P60实时显示	5V	0.13A	0.65W

05

PART



更多图片



深圳奥唯思，为FPGA图像而生.....



奥唯思 官方公众号

官方网站: www.szovs.com (资料下载)

官方淘宝: szovs.taobao.com

“奥唯思FPGA” 店铺

FPGA论坛: www.crazyfpga.com

FPGA交流群: [851598171](https://t.me/851598171) (QQ)